

(19)



Europäisches Patentamt

European Patent Office

Office européen des brevets



(11)

EP 0 763 918 A2

(12)

EUROPÄISCHE PATENTANMELDUNG

(43) Veröffentlichungstag:
19.03.1997 Patentblatt 1997/12(51) Int. Cl.⁶: H04L 25/49

(21) Anmeldenummer: 96114382.3

(22) Anmeldetag: 09.09.1996

(84) Benannte Vertragsstaaten:
DE FR GB IT

(30) Priorität: 14.09.1995 DE 19534048

(71) Anmelder: DEUTSCHE THOMSON-BRANDT
GMBH
78048 Villingen-Schwenningen (DE)(72) Erfinder: Scholz, Werner
30989 Gehrden (DE)

(54) Verfahren und Schaltungsanordnung zur Erzeugung eines kanalcodierten Binärsignals

(57) Es werden vermehrt redundanzarme Codes angestrebt, die damit zwangsläufig verhältnismäßig lange Codewörter erfordern. Da der Speicherbedarf für Codiertabellen jedoch mit der Länge der Codewörter erheblich ansteigt, ist dann die Verwendung von Codetabellen nicht mehr zweckmäßig. Eine Codierung erfolgt dann stattdessen indem jeweils aus mehreren verschiedenen Codewörtern unter Berücksichtigung von Codierungsvorschriften und Spektralentscheidungen das optimale Codewort gewählt wird. Hierfür wird unter anderem auch die maximale Runlength für jedes Code-

wort bestimmt, wobei jedoch die Spektralentscheidungen maßgeblich sind, solange die maximale Runlength einen vorgegebenen Maximalwert nicht überschreitet. Sofern das Ende eines Codewortes und der Beginn eines darauffolgenden Codewortes den gleichen Binärwert haben, kann es im Bereich der Synchronmuster-einstastung zu Fehlentscheidungen bei der Auswahl des optimalen Codewortes kommen. Erfindungsgemäß wird daher das zur Synchronisierung dienende Bitmuster (16) vor der Bestimmung des zur Erzeugung des Signals optimalen Codewortes verändert (17).

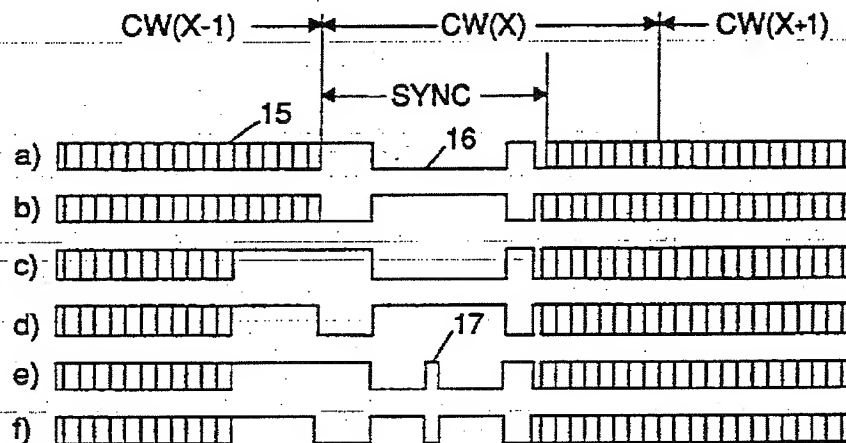


Fig.2

EP 0 763 918 A2

Beschreibung

Die Erfindung betrifft ein Verfahren und eine Schaltungsanordnung zur Erzeugung eines kanalcodierten Binärsignals. Solche Signale werden vielfach zur Anpassung des Signalspektrums an den Übertragungskanal und zur Sicherstellung der Taktregenerierung am Kanalausgang eingesetzt.

Stand der Technik

Für eine digitale Aufzeichnung von Daten, insbesondere von Audio- oder Videodaten, werden häufig binäre m/n -Codes angewendet. Bei diesen Codes werden jeweils m Datenbits als n -bit-Codewörter übertragen, wobei $n > m$ ist. Der Zweck dieser Codierung ist normalerweise die Erzeugung eines DC-freien und Runlength-begrenzten Aufzeichnungssignals (RLL-Code). Die Runlength gibt hierbei die Anzahl aufeinanderfolgender Bits mit gleichem Wert an, durch eine Runlength-Begrenzung soll verhindert werden, daß die Runlength einen bestimmten Wert überschreitet.

Um eine Synchronisierung zu ermöglichen, werden in bestimmten Abständen spezielle Bitmuster zwischen die Codewörter eingetastet. Die Synchronisationsbitmuster werden so gewählt, daß ihre maximale Runlength die maximale Runlength im restlichen Signal übersteigt. Dadurch wird die Möglichkeit des unerwünschten Auftretens von Synchronbitmustern vermieden.

Im R-DAT-System wird z.B. ein 8/10-Code verwendet, bei dem den Datenbytes (8-bit-Datenwörtern) 10-bit-Codewörter zugeordnet sind. Die Codierung kann in diesem Fall mit Codetabellen durchgeführt werden.

Es werden vermehrt redundanzarme Codes angestrebt, die zwangsläufig verhältnismäßig lange Codewörter erfordern. Die Verwendung von Codetabellen ist dann nicht mehr zweckmäßig, da der Speicherbedarf für die Speicherung dieser Codetabellen mit der Länge der Codewörter erheblich ansteigt. Stattdessen erfolgt eine Codierung dann, indem zu jedem m -Bit-Datenwort mit Hilfe von Vorcodierungsschaltungen mehrere n -Bit-Codewörter erzeugt werden und aus den verschiedenen Codewörtern unter Berücksichtigung von Codierungsvorschriften und Spektralentscheidungen das optimale Codewort ausgewählt wird.

Erfindung

Der Erfindung liegt die Aufgabe zugrunde, ein Verfahren zur Erzeugung eines kanalcodierten Binärsignals anzugeben, bei dem eine Fehlentscheidung bei der Auswahl des optimalen Codewortes mit einfachen Mitteln ausgeschlossen werden kann ohne daß eine aufwendige Auswahllogik erforderlich ist. Diese Aufgabe wird durch das in Anspruch 1 angegebene Verfahren gelöst.

Der Erfindung liegt die weitere Aufgabe zugrunde, eine Schaltungsanordnung zur Anwendung des erfin-

dungsgemäßen Verfahrens anzugeben. Diese Aufgabe wird durch die in Anspruch 4 angegebene Schaltungsanordnung gelöst.

Entsprechend der Codierungsvorschrift ist typischerweise die Spektralentscheidung für die Auswahl des optimalen Codewortes maßgeblich, solange die maximale Runlength einen vorgegebenen Maximalwert nicht überschreitet. Sofern das Ende eines Codewortes und der Beginn eines darauffolgenden Codewortes den gleichen Binärwert haben, kann es im Bereich der Synchronustereintastung zu Fehlentscheidungen bei der Auswahl des optimalen Codewortes kommen. In diesem Fall kann die Summe aus der Runlength am Ende des zuvor gewählten Codewortes und der Runlength am Beginn des jeweils untersuchten Codewortes einen Wert erreichen, der mit dem großen Runlengthwert im Syncwort übereinstimmt. Dieses wird jedoch bei Verwendung einer einfachen Auswahllogik nicht registriert, da dieser Runlengthwert ohnehin im Bereich des Synchronmusters vorliegt.

Im Prinzip besteht das erfindungsgemäße Verfahren zur Erzeugung eines kanalcodierten Binärsignals, bei dem n -Bit-Codewörtern jeweils m Datenbits zugeordnet sind und in das Signal zur Synchronisierung dienende Bitmuster eingefügt werden, nun darin, daß eine Schaltung zur Ermittlung der Runlength durch Veränderung des zur Synchronisierung dienenden Bitmusters oder durch ein zusätzliches Pegelübergangserkennungssignal so beeinflusst wird, daß im Bereich der zur Synchronisierung dienenden Bitmuster ein verkleinerter Runlengthwert ermittelt wird.

Hierbei weisen die zur Synchronisierung dienenden Bitmuster eine Runlength auf, die größer ist als der maximale Runlengthwert, der für das übrige Signal angestrebt wird. Vorteilhaft werden nun die Bitmuster vor der zur Bestimmung der Runlength dienenden Schaltungseinheit in der Weise verändert, daß der maximale Runlengthwert gleich oder kleiner als der für das übrige Signal angestrebte maximale Runlengthwert ist. Da die Schaltung zur Ermittlung der Runlength die Pegelübergänge im Bitstrom erkennt und die Bits zwischen aufeinander folgenden Pegelübergängen zählt, kann auch die Schaltung zur Erkennung der Pegelübergänge so beeinflusst werden, daß im Bereich der großen Runlength des Syncmusters ein zusätzlicher Pegelübergang registriert wird.

Vorzugsweise erfolgt die Beeinflussung der Runlengthermittlung etwa in der Mitte der großen Runlength durch die Invertierung eines Bits oder durch Erzeugung eines zusätzlichen Pegelübergangserkennungssignals.

Im Prinzip besteht die erfindungsgemäße Schaltungsanordnung für ein Verfahren zur Erzeugung eines kanalcodierten Binärsignals darin, daß eine Schaltung Impulse erzeugt, die mit Hilfe eines vor einer zur Runlength-Prüfung dienenden Schaltungseinheit angeordneten EXOR-Gatters eine Binärwertumkehr von einem oder mehreren Bits des zur Synchronisierung dienenden Bitmusters bewirken oder zusätzliche Pegelüber-

gangserkennungsimpulse darstellen.

Vorteilhaft werden die Impulse mit der Syncblockfrequenz f_s erzeugt, wobei sie vorzugsweise im Bereich der großen Runlength des Syncmusters liegen.

Die Schaltungsanordnung kann hierbei zusätzlich eine Vorcodierungsschaltung, einen Block zur Erzeugung von zur Synchronisierung dienenden Bitmustern, einen Umschalter zur Einfügung von zur Synchronisierung dienenden Bitmustern in den Datenstrom, eine Schaltung zum Spektrumvergleich sowie Schaltungen zur Bestimmung und Auswahl des optimalen Codewortes aufweisen.

Zeichnungen

Anhand der Zeichnungen werden Ausführungsbeispiele der Erfindung beschrieben. Diese zeigen in:

Fig. 1 ein Blockschaltbild einer erfindungsgemäßen Modulatorschaltung

Fig. 2 Datensignale mit eingetasteten Synchronisationsbitmustern (a, b, c, d) sowie mit erfindungsgemäß abgewandelten Synchronisationsbitmustern (e, f)

Ausführungs-Beispiele

Das Blockschaltbild in Fig. 1 zeigt das Prinzip einer erfindungsgemäßen Modulatorschaltung zur Erzeugung eines m/n -Codes ohne Verwendung von Codiertabellen. Der Vorcodierungsschaltung 1 werden über einen Eingang 11 z. B. m Datenbits und über einen zweiten Eingang 12 z. B. $n-m$ Zusatzbits zugeführt. Hieraus erzeugt die Vorcodierungsschaltung nun jeweils 2^{n-m} verschiedene n -bit-Codewörter. In durch die Syncblockfrequenz f_s vorgegebenen Abständen werden in die Folge dieser Codewörter mittels eines Umschalters 3 Bitmuster eingefügt, die in dem Block 2 erzeugt werden und als Synchronisationssignal dienen.

Diese Binärsignale werden dann den Schaltungseinheiten 4 und 5 zugeführt, um die mit jedem Wortakt gebildeten 2^{n-m} Codewörter daraufhin zu untersuchen, welches Wort am besten zur Erzeugung des m/n -codierten Signals geeignet ist. Der Block 4 ermittelt hierbei, welches der Codewörter zur geringsten Abweichung vom zur Erzeugung des Spektrums erforderlichen Verlauf der digitalen Summe führt. Die Schaltungseinheit 5 bestimmt für jedes Codewort den maximalen Runlength-Wert. Dabei wird auch die Summe aus der Runlength am Ende des zuvor gewählten Codewortes und der Runlength am Beginn des jeweils untersuchten Codewortes gebildet, sofern Ende und Beginn der beiden Codewörter den gleich Binärwert haben.

Soweit die Runlength-Werte die vorgegebene Runlength-Grenze nicht überschreiten, ist die Spektralentscheidung in Block 4 für die mit der Codewortfrequenz f_w erfolgende, endgültige Entscheidung im Block 6 maß-

gebend. Andernfalls hat die Runlength-Entscheidung in der Schaltungseinheit 5 Vorrang. Das ausgewählte Signal wird dann auf den Ausgang 8 der Auswahlschaltung 7 durchgeschaltet.

Um eine mögliche Fehlentscheidung bei der Auswahl des optimalen Codewortes zu verhindern, wird vor der Schaltungseinheit 5 eine Störung in das Synchronisationsmuster eingetastet. Hierfür wird mit der Syncblockfrequenz f_s in der Stufe 9 ein Impuls erzeugt, der mit Hilfe des EXOR-Gatters 10 eine Binärwertumkehrung im Bereich der großen Runlength des Synchronisationsmusters bewirkt. Dadurch liegt die Runlength des Synchronisationsmusters vor der Auswahlschaltung deutlich unter der maximalen Runlength und hat damit keinen Einfluß auf die Codewort-Auswahl.

Diese Veränderung des Synchronisationsmusters ist in Fig. 2 dargestellt. Das Signal kann hierbei beispielsweise aus 25-bit-Codewörtern bestehen, wobei in das Codewort x ein 17-bit-Synchronisationsmuster eingefügt wird. Als Synchronisationsmuster werden vorzugsweise zwei zueinander inverse Bitmuster (Fig. 2a, 2b) vereinbart, wobei im Synchronisationsmuster ein verhältnismäßig großer Runlength-Wert vorkommt, der im übrigen Signal möglichst nicht erreicht oder überschritten werden soll.

Fig. 2c zeigt, daß in Bezug auf die maximale Runlength eine Fehlentscheidung möglich ist, wenn bei Auswahl der das Synchronisationsmuster enthaltenden Codewörter die maximale Runlength des Synchronisationsmusters noch an einer anderen Stelle eines Codewortes auftritt. Dieses kommt beim Signal in Fig. 2c dadurch zustande, daß durch die Verbindung des Synchronisationsmusters mit dem vorhergehenden Codewort eine Runlength entsteht, die mit der hier maximalen Runlength im Synchronisationsmuster übereinstimmt. Die Ermittlung der maximalen Runlength ergibt durch die Runlength im Synchronisationsbitmuster sowohl beim Signal nach Fig. 2c als auch beim Signal nach Fig. 2d den gleichen Wert 10. Das bei dem Signal entsprechend Fig. 2c die maximale Runlength noch ein zweites Mal vorliegt, kann bei Verwendung einer einfachen Auswahllogik nicht registriert werden. Da beim gleichem Wert der maximalen Runlength für beide Codewörter die Spektralentscheidung maßgeblich ist, kann es daher passieren, daß das Signal nach Fig. 2c gewählt wird, obwohl nach Codierungsvorschrift das Signal entsprechend Fig. 2d gewählt werden müßte.

In Fig. 2e und 2f sind die Signale dargestellt, die erfindungsgemäß der Schaltungseinheit 5 in Fig. 1 zur Runlength-Prüfung zugeführt werden. In diesem Beispiel wird die erfindungsgemäße Veränderung des Synchronisationsmusters dadurch erzielt, daß etwa in der Mitte der großen Runlength der Binärwert eines Bits umgekehrt wird. Durch diese Maßnahme wird dann hinsichtlich der maximalen Runlength eine eindeutige Entscheidung ermöglicht. Da nun nur noch das Signal aus Fig. 2e vor der Schaltungseinheit 5 den zu großen Runlength-Wert aufweist, während die Runlength für das

Signal aus Fig. 2f deutlich geringer ist, wird nun korrekterweise das Signal entsprechend Fig. 2d in der Auswahlerschaltung 7 ausgewählt und auf den Ausgang 8 durchgeschaltet.

Selbstverständlich kann eine Veränderung des Synchronisationssignals auch dadurch erfolgen, daß mehrere Bits invertiert werden, wobei es sich nicht zwangsläufig um die Bits in der Mitte der großen Runlength des Synchronisationsbitmusters handeln muß.

Die Erfindung kann z.B. in Geräten zur digitalen Aufzeichnung von Audio- und/oder Videodaten auf Magnetbändern, wie DVC, oder optischen Platten, wie CD oder DVD, verwendet werden.

Patentansprüche

1. Verfahren zur Erzeugung eines kanalcodierten Binärsignals (15), das aus n-Bit-Codewörtern besteht, die jeweils m Datenbits zugeordnet sind, wobei in das Signal zur Synchronisierung dienende Bitmuster (16) eingefügt werden, **dadurch gekennzeichnet**, daß eine Schaltung zur Ermittlung der Runlength durch Veränderung des zur Synchronisierung dienenden Bitmusters oder durch ein zusätzliches Pegelübergangserkennungssignal so beeinflusst wird, daß im Bereich der zur Synchronisierung dienenden Bitmuster ein verkleinerter Runlengthwert ermittelt wird.
2. Verfahren nach Anspruch 1, **dadurch gekennzeichnet**, daß die zur Synchronisierung dienenden Bitmuster (16) eine Runlength aufweisen, die größer ist als der maximale Runlengthwert, der für das übrige Signal angestrebt wird und die Bitmuster (17) vor der zur Bestimmung der Runlength dienenden Schaltungseinheit (5) in der Weise verändert werden, daß der maximale Runlengthwert gleich oder kleiner als der für das übrige Signal angestrebte maximale Runlengthwert ist.
3. Verfahren nach Anspruch 1 oder 2, **dadurch gekennzeichnet**, daß zur Veränderung des Bitmusters etwa in der Mitte der großen Runlength ein Bit invertiert (17) wird.
4. Schaltungsanordnung für ein Verfahren zur Erzeugung eines kanalcodierten Binärsignals nach einem der Ansprüche 1 bis 3, mit einer Schaltungseinheit zur Bestimmung der Runlength (5), **dadurch gekennzeichnet**, daß eine Schaltung (9) Impulse erzeugt, die mit Hilfe eines EXOR-Gatters (10), welches vor der zur Runlength-Prüfung dienenden Schaltungseinheit (5) angeordnet ist, eine Binärwertumkehr (17) von einem oder mehreren Bits des zur Synchronisierung dienenden Bitmusters bewirken.
5. Schaltungsanordnung nach Anspruch 4, **dadurch gekennzeichnet**, daß die Impulse mit der Syn-

clockfrequenz f_s erzeugt werden und im Bereich der großen Runlength des zur Synchronisierung dienenden Bitmusters (16) liegen.

6. Schaltungsanordnung nach einem der Ansprüche 4 oder 5, **dadurch gekennzeichnet**, daß diese zusätzlich eine Vorcodierungsschaltung (1), einen Block (2) zur Erzeugung von zur Synchronisierung dienenden Bitmustern, einen Umschalter (3) zur Einfügung von zur Synchronisierung dienenden Bitmustern in den Datenstrom, eine Schaltung zum Spektrumvergleich (4) sowie Schaltungen zur Bestimmung (6) und Auswahl (7) des optimalen Codewortes aufweist

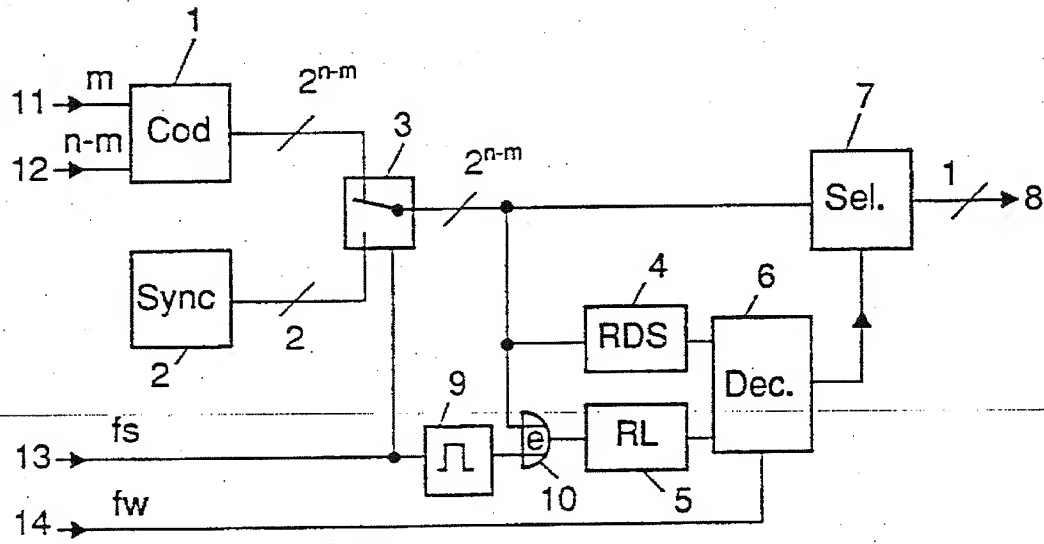


Fig.1

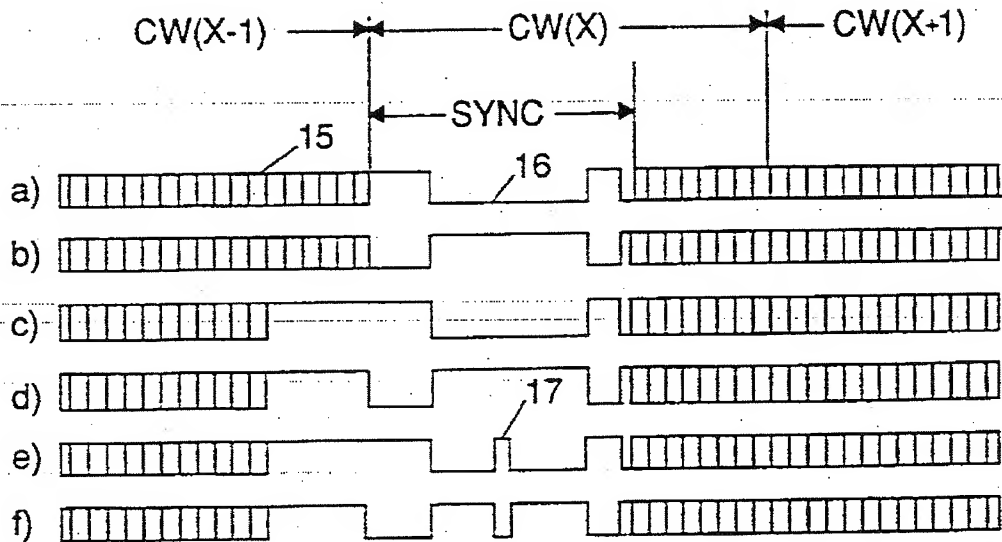


Fig.2